

应用说明 AN-312

CMOS SOI RF 衰减器产品系列

行业：通信

主要应用：无线通信

高性能衰减器介绍

霍尼韦尔已经开发出一系列高集成、低成本的RF CMOS SOI (绝缘硅)衰减器，具有集成的数字、混合信号和RF 功能。CMOS SOI 技术为GaAs的性能提供传统模块CMOS的经济和集成功能。这些衰减器在需要精度、速度和低功率消耗的无线应用领域中被广泛应用，是最理想的选择。开发的这些设备用于手机、PCS(个人通信服务)和GSM(全球通信系统)基站、步话机和2.4 GHz WLAN (无线局域网)等领域。

CMOS SOI衰减器通过使用一个高产量硅工艺进行生产，可以用于RF高度集成、无源和数字功能。每一芯片合并了活性MOSFET电子晶体管设备，数字和混合信号功能。

CMOS SOI衰减器特点

- 集成的逻辑和驱动器
- DC功耗非常低
- 衰减范围为 0 dB 到31.5 dB
- 衰减的步进为0.5 dB 或1.0 dB
- QFN 表面安装的封装件，节约空间
- 单一电源操作
- 双重电源配置，可以提高线性RF电力处理能力
- 并联或串联数字接口
- 50 Ω 匹配阻抗
- 高衰减精度

优点

- 简化的数字接口
- 尺寸紧凑
- 节约生产成本
- 成熟的技术
- 批量生产基地

功能示意图

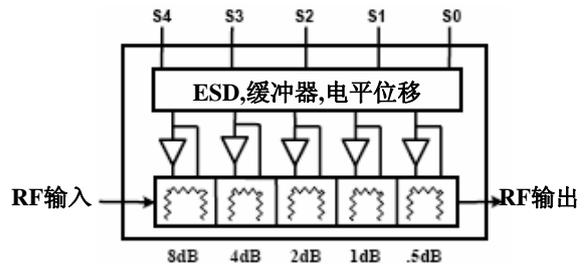


图1 并行数字接口

(图示为5 bit 控制)

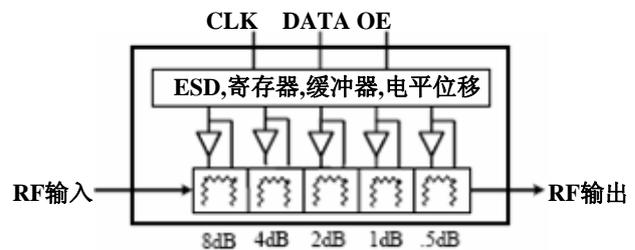


图2 串行数字接口

描述

RF 路径 活性RF路由由活性微波开关FETs构成，选择适当的无源网络达到程序设定的衰减器值。网络的设计是用于无论衰减设定值为多少，均维持50 Ω 的输入和输出负载，从而提供最佳的输入和输出返回匹配。

并行数字接口 并行数字接口插脚在出现在 RF 衰减器电路之前是经过缓冲的、ESD 保护和电平位移的。缓冲能够保证只要逻辑级在芯片输入处有效，则必需的电压平级将出现在RF 部分。基于建立在应用于 VSS (参看双重电源操作) 电平，信号可以电平位移的，增加 1dB 压缩点。衰减作用遵循在产品数据表中提供的真值表。

AN-312

串行数字接口 数字接口电路使用一个简单的时钟和数据移位寄存器。在移位寄存器中的数据在移位操作期间与数据锁存器隔离开来。适当的数据移位到寄存器中之后，OE线的前沿将寄存器中的数值下载到锁存器中，在那里寄存器中的数值将被保存，定义衰减值，直至下一次加载。锁存中的二进制位是同时加载的。

P1dB 电平开关 这一设备具有一个可选择结构，可以扩大线性范围，达到更高的功率电平。如果VSS插脚默认接地，这一产品在低20's dBm时有P1dB (参见电气规格)。如果VSS连接到负电源(-5 V以下)，则按照比例7 dB - 10dB 附加RF功率可以施加于P1dB压缩点之前。

衰减器系列产品

列表	描述
HRF-AT4510	15.5 dB, DC-4 GHz, 5 Bit 并行数字衰减器
HRF-AT4511	15.5 dB, DC-4 GHz, 5 Bit 串行数字衰减器
HRF-AT4520	31.0 dB, DC-4 GHz, 5 Bit并行数字衰减器
HRF-AT4521	31.0 dB, DC-2.5 GHz, 5 Bit串行数字衰减器
HRF-AT4610	31.5 dB, DC-4 GHz, 6 Bit并行数字衰减器
HRF-AT4611	31.5 dB, DC-4 GHz, 6 Bit串行数字衰减器

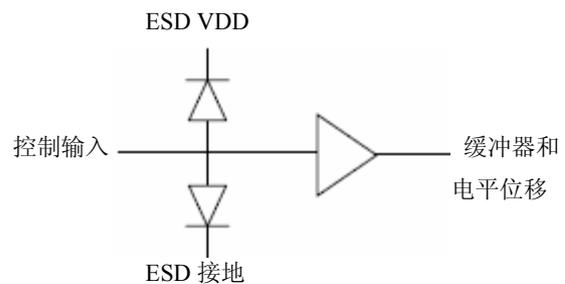
应用总结

单一和双重电源选项 (P1dB) 这一设备的设计允许选择使用一个单一的(VDD = +5 volts, 和VSS = 接地) 或双电源 (VDD = +5 V和 VSS =负电源-5 V以下)。正如电气规范书所表明的， P1dB 压缩点在后一种情况下根据负电源值按比例延伸7 dB 至10 dB 。 VSS电源插脚(μA)几乎需要极小电流。CMOS的摆动对所有数字接口均保持在VDD和接地之间。RF输入可以DC耦合，在接地周围偏移。

DC RF 接口 这一设备专门用于接地附近的RF偏移的DC耦合。因为不需要DC隔离电容器，所以设备是真正DC操作的。这一设备同时还允许AC连接，而且可以用于阻止非接地居中信号。参见AC耦合配置AN315。在AC的情况下，电容器值决定低频切断。

封装件相关的最优化 50Ω的RFin(RF输入)/RFout(RF输出) 导体通路应该维持在封装件最近的周围区域。应使用接地插脚的接地板和RF背面接地板。为了达到额定性能，需要使用低感应系数的背面接地板。

典型数字控制电路



衰减精度 衰减器产品系列在整个衰减量程内具有世界领先水平的衰减精度。这一精确度同样在整个频率段保持，在整个业界都是无可匹敌的。

静电放电 (ESD) 保护 RF电路因为没有良好的冲击性能，所以通常难以保护。SOI技术的整合能力允许更多的静电放电敏感节点安放在芯片内部，在其中，这些静电放电节点受到数字接口电路的保护。RFin/RFout 端口无法被有效地保护，因此他们应该遵守标准静电放电程序进行掌握。

补充说明

除了标准的衰减器和开关产品，霍尼韦尔还提供铸造、设计、封装和测试服务。霍尼韦尔的设计师们将基于GaAs的设计转换成基于CMOS SOI的设备。

霍尼韦尔保留变更、改进可靠性、功能或设计的权利。霍尼韦尔对应用或者使用本文中提到的任何产品或电路不负任何责任；也不在专利权下授予任何许可证或者其他权利。